

Docket No. 217713USP



2811
23
8-30-2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Jun TATSUTA, et al.

GAU: 2811

SERIAL NO: 10/026,639

EXAMINER:

FILED: December 27, 2001

FOR: SEMICONDUCTOR-CHIP MOUNTING SUBSTRATE AND METHOD OF MANUFACTURING THE SAME

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

JAPAN

2000-402818

December 28, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

RECEIVED
MAR 27 2002
C 2800 MAIL ROOM

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Joseph A. Scafetta, Jr.

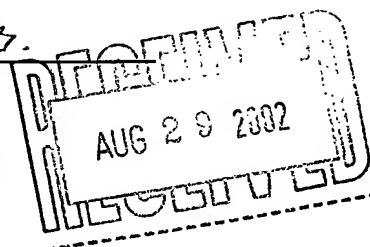
Marvin J. Spivak
Registration No. 24,913

Joseph A. Scafetta, Jr.
Registration No. 26,803



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)



【書類名】 特許願

【整理番号】 01P00346

【提出日】 平成12年12月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12

【発明の名称】 I C実装基板及び基板へのI C実装方法

【請求項の数】 19

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 立田 淳

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 久保 雅男

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 木田 忍

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 高見 茂成

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 葛原 一功

【発明者】

 【住所又は居所】 大阪府門真市大字門真1048番地松下電工株式会社内

 【氏名】 田中 恭史

【特許出願人】

 【識別番号】 000005832

 【氏名又は名称】 松下電工株式会社

【代理人】

【識別番号】 100087767

【弁理士】

【氏名又は名称】 西川 恵清

【電話番号】 06-6345-7777

【選任した代理人】

【識別番号】 100085604

【弁理士】

【氏名又は名称】 森 厚夫

【手数料の表示】

【予納台帳番号】 053420

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004844

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 IC実装基板及び基板へのIC実装方法

【特許請求の範囲】

【請求項1】 IC実装用の基板と該基板に表面実装されたICとからなるIC実装基板であって、基板におけるIC実装部とこのIC実装部に接続されるICの端子部とは双方に導電性突起であるバンプが形成されてバンプ同士で接続されていることを特徴とするIC実装基板。

【請求項2】 基板のIC実装部に設けたバンプよりもICの端子部に設けたバンプの方を荷重に対する弾性変形領域が狭くて塑性変形領域に移行しやすいものとしていることを特徴とする請求項1記載のIC実装基板。

【請求項3】 基板のIC実装部に設けたバンプは、基板に一体成形された突部の表面に導電層を設けたものとして形成されていることを特徴とする請求項1または2記載のIC実装基板。

【請求項4】 基板のIC実装部に設けたバンプはその先端面にIC側のバンプが嵌る凹部を備えていることを特徴とする請求項3記載のIC実装基板。

【請求項5】 基板のIC実装部に設けたバンプとICの端子部に設けたバンプとがはんだで接合されていることを特徴とする請求項1～4のいずれかの項に記載のIC実装基板。

【請求項6】 ICの端子部に設けたバンプをはんだ製としていることを特徴とする請求項1～5のいずれかの項に記載のIC実装基板。

【請求項7】 ICの端子部に設けたバンプと基板のIC実装部に設けたバンプの少なくとも表面のいずれか一方を錫または錫を含む合金で、他方を金で形成しているとともに、双方のバンプが錫と金との固相拡散層で接合されていることを特徴とする請求項1～4のいずれかの項に記載のIC実装基板。

【請求項8】 基板のIC実装部に設けたバンプとICの端子部に設けたバンプとが基板とICの間に充填されて両者を接着する封止樹脂による接合力で接続されていることを特徴とする請求項1～4のいずれかの項に記載のIC実装基板。

【請求項9】 基板のIC実装部に設けたバンプとICの端子部に設けたバン

ブとが導電ペーストで接合されていることを特徴とする請求項 1 ～ 4 のいずれかの項に記載の IC 実装基板。

【請求項 1 0】 基板の IC 実装部に設けたバンプと IC の端子部に設けたバンプとが超音波接合されていることを特徴とする請求項 1 ～ 4 のいずれかの項に記載の IC 実装基板。

【請求項 1 1】 基板の IC 実装部に設けたバンプの表面を金で形成するとともに IC の端子部に設けたバンプを金で形成していることを特徴とする請求項 1 0 記載の IC 実装基板。

【請求項 1 2】 IC 実装用の基板の IC 実装部に形成した導電性突起であるバンプと上記基板に表面実装する IC の端子部に設けた導電性突起であるバンプとを接続するにあたり、基板側に未硬化状態の封止樹脂を塗布し、その後、IC を基板に載せて双方のバンプ同士を接触させつつ加熱して、バンプ同士のはんだ接合と封止樹脂の硬化とを同時に行うことを特徴とする基板への IC 実装方法。

【請求項 1 3】 IC 実装用の基板の IC 実装部に形成した導電性突起であるバンプと上記基板に表面実装する IC の端子部に設けたはんだからなるバンプとをはんだ接合するにあたり、基板側に未硬化状態の封止樹脂を塗布し、その後、IC を基板に載せて双方のバンプ同士を接触させつつはんだ熔融温度以下で加熱して、封止樹脂を硬化させ、次いではんだ熔融温度まで加熱してはんだ接合を行うことを特徴とする基板への IC 実装方法。

【請求項 1 4】 IC 実装用の基板の IC 実装部に形成した導電性突起であるバンプと上記基板に表面実装する IC の端子部に設けた導電性突起であるバンプとをはんだ接合するにあたり、真空中もしくは不活性ガス中ではんだ付けを行うことを特徴とする基板への IC 実装方法。

【請求項 1 5】 IC 実装用の基板の IC 実装部に形成した導電性突起であるバンプと上記基板に表面実装する IC の端子部に設けた導電性突起であるバンプとをはんだ接合するにあたり、バンプ部分をプラズマ処理した後にはんだ付けを行うことを特徴とする基板への IC 実装方法。

【請求項 1 6】 IC 実装用の基板の IC 実装部に形成した導電性突起であるバンプと上記基板に表面実装する IC の端子部に設けた導電性突起であるバンプ

とを接続するにあたり、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方の bumps 同士を接触させつつ加熱加圧して、封止樹脂を硬化させるとともに該封止樹脂による基板とＩＣとの接合力で bumps 同士の電氣的接続を行うことを特徴とする基板へのＩＣ実装方法。

【請求項 17】 封止樹脂としてフィルム状のものをを用いることを特徴とする請求項 16 記載の基板へのＩＣ実装方法。

【請求項 18】 フィルム状封止樹脂として異方性導電フィルムを用いることを特徴とする請求項 17 記載の基板へのＩＣ実装方法。

【請求項 19】 ＩＣ実装用の基板のＩＣ実装部に形成した導電性突起である bumps と上記基板に表面実装するＩＣの端子部に設けた導電性突起である bumps とを接続するにあたり、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方の bumps 同士を接触させつつ加熱と超音波印加とを同時に行って、封止樹脂を硬化させるとともに bumps 同士の超音波接合を行うことを特徴とする基板へのＩＣ実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はＩＣ実装用の基板と該基板に表面実装されたＩＣとからなるＩＣ実装基板及び基板へのＩＣ実装方法に関するものである。

【0002】

【従来の技術】

ＩＣ実装用の基板にＩＣを表面実装（フリップチップ実装）するにあたり、ＩＣの端子部に導電性の bumps を形成したり、あるいは基板のＩＣ実装部に bumps を形成しておき、bumps を変形させつつ接合することが従来よりなされている。

【0003】

【発明が解決しようとする課題】

しかし、基板として M I D 基板（立体成形回路基板）を用いる場合、ＩＣの線膨張率が 4×10^{-6} 程度であるのに対して、基板の線膨張率は $20 \sim 50 \times 10^{-6}$ 程度となるために、熱が加わった際にＩＣと基板との接合部にかなりの応力が

発生してしまう。

【0004】

この時、上記従来の構成では電氣的接続の安定性を十分に確保することが困難であった。

【0005】

また、高集積化が進むICの端子数は数十～数百となっているが、これら全てにおいて安定した接続が得られるようにするには、基板のIC実装部の平坦度を $10\mu\text{m}$ 以内に管理しなくてはならないが、成形による基板は成形後の反りなどが原因で上記平坦度を維持することが困難なことも、電氣的接続の安定性を確保しにくい要因となっている。

【0006】

本発明はこのような点に鑑みなされたものであって、その目的とするところは基板とICとの電氣的接続の安定性を容易に確保することができるIC実装基板及び基板へのIC実装方法を提供するにある。

【0007】

【課題を解決するための手段】

しかして本発明は、IC実装用の基板と該基板に表面実装されたICとからなるIC実装基板において、基板におけるIC実装部とこのIC実装部に接続されるICの端子部との双方に導電性突起であるバンプを形成してバンプ同士で接続していることに特徴を有している。

【0008】

この時、基板のIC実装部に設けたバンプよりもICの端子部に設けたバンプの方を荷重に対する弾性変形領域が狭くて塑性変形領域に移行しやすいものとしておくと、より好ましい結果を得ることができる。

【0009】

また、基板のIC実装部に設けたバンプは、基板に一体成形された突部の表面に導電層を設けたものとして形成したり、基板のIC実装部に設けたバンプをその先端面にIC側のバンプが嵌る凹部を備えたものとするのも好ましい。

【0010】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとははんだで接合したものとすることができる。

【 0 0 1 1 】

また、I C の端子部に設けたバンプをはんだ製としてもよい。

【 0 0 1 2 】

I C の端子部に設けたバンプと基板の I C 実装部に設けたバンプの少なくとも表面のいずれか一方を錫または錫を含む合金で形成し、他方を金で形成して、双方のバンプを錫と金との固相拡散層で接合したものととしてもよい。

【 0 0 1 3 】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを基板と I C の間に充填されて両者を接着する封止樹脂による接合力で接続したものととしてもよく、さらには基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを導電ペーストで接合したものととしてもよい。

【 0 0 1 4 】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを超音波接合してもよく、この場合、基板の I C 実装部に設けたバンプの表面を金で形成するとともに I C の端子部に設けたバンプを金で形成すると、より好ましい結果を得ることができる。

【 0 0 1 5 】

そして、I C 実装用の基板の I C 実装部に形成した導電性突起であるバンプと上記基板に表面実装する I C の端子部に設けた導電性突起であるバンプとを接続するにあたっては、基板側に未硬化状態の封止樹脂を塗布し、その後、I C を基板に載せて双方のバンプ同士を接触させつつ加熱して、バンプ同士のはんだ接合と封止樹脂の硬化とを同時に行うことが好ましい。

【 0 0 1 6 】

I C の端子部に設けたバンプがはんだからなる場合は、基板側に未硬化状態の封止樹脂を塗布し、その後、I C を基板に載せて双方のバンプ同士を接触させつつはんだ溶融温度以下で加熱して、封止樹脂を硬化させ、次いではんだ溶融温度まで加熱してはんだ接合を行うとよい。

【0017】

はんだ接合は真空中もしくは不活性ガス中ではんだ付けすることで行うとよく、また、バンプ部分をプラズマ処理した後はんだ付けを行うようにしてもよい。

【0018】

さらに、IC実装用の基板のIC実装部に形成した導電性突起であるバンプと上記基板に表面実装するICの端子部に設けた導電性突起であるバンプとを接続するにあたっては、基板側に未硬化状態の封止樹脂を塗布し、その後、ICを基板に載せて双方のバンプ同士を接触させつつ加熱加圧して、封止樹脂を硬化させるとともに該封止樹脂による基板とICとの接合力でバンプ同士の電氣的接続を行うようにしてもよい。

【0019】

この時、封止樹脂としてフィルム状のものをを用いたり、フィルム状封止樹脂として異方性導電フィルムを用いてもよい。

【0020】

また、IC実装用の基板のIC実装部に形成した導電性突起であるバンプと上記基板に表面実装するICの端子部に設けた導電性突起であるバンプとを接続するにあたっては、基板側に未硬化状態の封止樹脂を塗布し、その後、ICを基板に載せて双方のバンプ同士を接触させつつ加熱と超音波印加とを同時に行って、封止樹脂を硬化させるとともにバンプ同士の超音波接合を行うようにしてもよい。

【0021】

【発明の実施の形態】

以下本発明を実施の形態の一例に基づいて詳述すると、図1は本発明に係るIC実装基板を示しており、基板1の表面には回路パターンを形成することでIC実装部としての端子11を形成しているが、この端子11上には夫々バンプ10を形成してある。また、基板1上に実装されるIC2の端子部21の表面にも夫々バンプ20を形成して、対向位置にあるこれらバンプ10、20同士を接続することで、基板1へのIC2の実装を行っている。図中3は基板1とIC2との

対向隙間に充填した封止樹脂である。

【 0 0 2 2 】

この時、基板 1 側のバンプ 1 0 よりも I C 2 側のバンプ 2 0 の方を荷重に対する弾性変形領域が狭くて塑性変形領域に移行しやすいものとしておくことが望ましい。両者を接合のために加圧した時、バンプ 2 0 が塑性変形領域に移行して、基板 1 の高さばらつきを吸収し、実装後の温度上昇で基板 1 と I C 2 との線膨張率の差で応力が接合部に加わった際には、未だ弾性変形領域にあるバンプ 1 0 が弾性変形で上記応力を吸収することができるからである。

【 0 0 2 3 】

基板 1 が前述のように M I D 基板である場合は、基板 1 のバンプ 1 0 を図 2 に示すように基板 1 に一体に形成した突部 1 2 とこの突部 1 2 表面上に形成した端子 1 1 とからなるものとして形成することができる。基板 1 の製造時に同時にバンプ 1 0 を形成することができ、バンプ 1 0 を基板 1 上に形成する工程を無くすることができる。また、バンプ 1 0 をこのような構成のものとする事で、上記のバンプ 1 0、2 0 間の加圧加重に対する弾性変形領域の差異も得ることができる。ちなみに、バンプ 2 0 を直径 7 5 μ m の金 (A u) で形成すれば、バンプ 2 0 一つ当たりの加圧加重が 1 N を越えると弾性変形領域から塑性変形領域に入るが、成形による突部 1 2 を主体とするバンプ 1 0 の場合、バンプ 1 0 一つ当たりの加圧加重が 3 N を越えると弾性変形領域から塑性変形領域に入るものとしてことができ、従って、I C 2 の実装時の加圧加重を 2 N 弱とすることで、図 2 に示すように、バンプ 2 0 のみが塑性変形し、バンプ 1 0 は依然として弾性変形が自在となっている状態を得ることができる。

【 0 0 2 4 】

図 3 は突部 1 2 を主体とするバンプ 1 0 を基板 1 に設けるにあたって、バンプ 1 0 の先端面に I C 2 側のバンプ 2 0 が嵌る凹部 1 5 を設けたものを示している。I C 2 の実装時にバンプ 2 0 と凹部 1 5 との嵌め合いによりその位置決めを容易に行うことができる。また、バンプ 2 0 と凹部 1 5 間を加圧加重してバンプ 2 0 を塑性変形させた時、凹部 1 5 内にバンプ 2 0 が位置することからバンプ 2 0 の塑性変形が凹部 1 5 内に封じ込められた状態でなされることになり、これ故に

広い接触面積で大きな接合力を確保することができるものであり、電氣的節夫 α くの安定性がさらに増すことになる。

【 0 0 2 5 】

次に基板 1 の bumps 1 0 と IC 2 の bumps 2 0 との接合構造について説明すると、図 4 に示すように、両者ははんだ 5 を用いて接合したものとすることができ、この場合、IC 2 を基板 1 に載せて双方の bumps 1 0, 2 0 同士をはんだ 5 を介して接触させつつ加熱加圧してはんだ 5 を溶融させることで、接合を行い、この後、基板 1 と IC 2 との間の対向隙間に封止樹脂 3 を充填硬化させる。

【 0 0 2 6 】

はんだ 5 の供給は、bumps 1 0, 2 0 の少なくとも一方にクリームはんだ 5 をディスペンダー 5 1 で塗布する（図 5 (a) 参照）ことで行ったり、はんだディッピング槽 5 2 に対するディッピングで付着（図 5 (b) 参照）させたり、あるいは図 5 (c) に示すようにめっきではんだ 5 を bumps 1 0 もしくは bumps 2 0 上に形成すればよい。

【 0 0 2 7 】

このほか、図 6 に示すように、IC 2 側の bumps 2 0 をはんだ 5 で形成しておき、bumps 2 0 であるはんだ 5 を溶融させることで bumps 1 0, 2 0 同士を接合し、その後、基板 1 と IC 2 との間の対向隙間に封止樹脂 3 を充填硬化させるようにしてもよい。なお、はんだ 5 からなる bumps 2 0 は、めっきやワイヤースタッド、溶滴を付着させるといった手法で形成する。

【 0 0 2 8 】

また、はんだ 5 による接合を行うにあたっては、図 7 に示すように、まず基板 1 側に未硬化状態の封止樹脂 3 を塗布し、その後、IC 2 を基板 1 に載せて双方の bumps 1 0, 2 0 同士を接触させつつ加熱して、bumps 1 0, 2 0 同士のはんだ 5 による接合と封止樹脂 3 の硬化とを同時に行うようにしてもよい。

【 0 0 2 9 】

ただし、bumps 2 0 をはんだ 5 で形成している場合については、基板 1 側に未硬化状態の封止樹脂 3 を塗布し、その後、IC 2 を基板 1 に載せて双方の bumps 1 0, 2 0 同士を加熱加圧する時、まずはんだ溶融温度以下で加熱して、封止樹

脂 3 を硬化させ、この後にはんだ溶融温度まで加熱してはんだ 5 による接合を行うとよい。封止樹脂の硬化温度が 1 2 0 ~ 1 5 0 °C、はんだ（共晶はんだ）5 の溶融温度は 1 8 3 °C であることから、まずは 1 6 0 °C 付近まで加熱加圧してバンプ 1 0, 2 0 間から封止樹脂 3 を退去させてバンプ 1 0, 2 0 同士を直接接触させるとともに封止樹脂 3 を硬化させ、この後（別工程であってもよい）に 1 8 3 °C 以上に加熱してはんだ 5 を溶融させてバンプ 1 0, 2 0 同士の接合を行うのである。この場合、I C 2 側のはんだ 5 からなるバンプ 2 0 は当初の加圧時にその弾性変形領域から塑性変形領域への移行時に基板 1 の高さばらつきを吸収することになる。

【 0 0 3 0 】

いずれにしても、はんだ 5 による接合は真空中もしくは不活性ガス中ではんだ付けすることで行うと、フラックスを使用せずともはんだ付けを行うことができる。

【 0 0 3 1 】

また、はんだ付けに先だって、バンプ 1 0, 2 0 部分をプラズマ処理することで酸化被膜を除去しておくようにしても、フラックスを使用せずにはんだ付けを行うことができる。

【 0 0 3 2 】

このほか、I C 2 側のバンプ 2 0 と基板 1 側のバンプ 1 0 の少なくとも表面のいずれか一方を錫または錫銀はんだなどの錫を含む合金で、他方を金で形成しておく、加熱加圧に際しての 1 5 0 °C ~ 2 0 0 °C の比較的低温土の温度制御により、接合面となる表層部に固相拡散層を形成することができ、高い接続信頼性を得ることができる。

【 0 0 3 3 】

バンプ 1 0 と I C 2 のバンプ 2 0 との電氣的接続は、基板 1 と I C 2 の間に充填されて両者を接着する封止樹脂 3 による接合力によって得るようにしてもよい。つまり、図 8 に示すように、基板 1 側に未硬化状態の封止樹脂 3 を塗布し、その後、I C 2 を基板 1 に載せて双方のバンプ 1 0, 2 0 同士を接触させつつ加熱加圧することで、バンプ 1 0, 2 0 間から封止樹脂 3 を退去させてバンプ 1 0,

2 0 同士を直接接触させるとともに封止樹脂 3 を硬化させるものであり、封止樹脂 3 の硬化後は、封止樹脂 3 による基板 1 と I C 2 とを接着する力でバンブ 1 0 , 2 0 同士の接触圧を確保するのである。

【 0 0 3 4 】

この時、封止樹脂 3 としてフィルム状のものをを用いたならば、封止樹脂（アンダーフィル）が外部に流れ出してしまう事態を招くことがなくなる。

【 0 0 3 5 】

また、フィルム状封止樹脂 3 として異方性導電フィルムを用いたならば、図 9 に示すように、異方性導電フィルム内の導電性粒子 3 0 の存在により、バンブ 1 0 , 2 0 同士の対向部分から封止樹脂（フィルム） 3 を退去させなくてもバンブ 1 0 , 2 0 間の接続を確保することができるために、封止樹脂 3 の流れ出しの防止と接続信頼性の確保とを高いレベルで両立させることができる。

【 0 0 3 6 】

基板 1 のバンブ 1 0 と I C 2 のバンブ 2 0 とは図 1 0 に示すように導電ペースト 6 で接合してもよい。この場合、金属接合に比べて低温（1 2 0 ~ 1 5 0 ℃）で接合することができるために、I C 2 に熱損傷を与えてしまうことがない。

【 0 0 3 7 】

基板 1 のバンブ 1 0 と I C 2 のバンブ 2 0 とは超音波によってバンブ 1 0 , 2 0 間の界面で金属接合することで接合するようにしてもよい。この場合、図 1 1 に示すように、まず超音波接合を行っておき、その後、基板 1 と I C 2 間の対向隙間に封止樹脂 3 を充填すれば加圧管理を必要とすることなく接合を行うことができる。

【 0 0 3 8 】

また、図 1 2 に示すように、基板 1 側に未硬化状態の封止樹脂 3 を塗布（フィルム状封止樹脂 3 を貼付してもよい）し、その後、I C 2 を基板 1 に載せて双方のバンブ 1 0 , 2 0 同士を接触させつつ加熱と超音波印加とを同時に行って、封止樹脂 3 を硬化させるとともにバンブ 1 0 , 2 0 同士の超音波接合を行うようにしてもよく、この場合は金属接合による電氣的接続と封止とを同一工程で行うことができる。

【 0 0 3 9 】

なお、超音波接合する場合、基板 1 側のバンプ 1 0 の表面を金で形成し、I C 2 側のバンプ 2 0 も金で形成すると、超音波による金属接合をより確実に得ることができるために、接続信頼性を高めることができる。

【 0 0 4 0 】

【発明の効果】

以上のように本発明においては、I C 実装用の基板と該基板に表面実装された I C とからなる I C 実装基板において、基板における I C 実装部とこの I C 実装部に接続される I C の端子部との双方に導電性突起であるバンプを形成してバンプ同士で接続しているために、基板表面の高さばらつきや I C 側の端子の高さばらつきの吸収量を多くすることができると同時に、基板と I C との線膨張率の差で生じるところの応力の吸収力も高くすることができるものであり、従って、基板と I C との電氣的接続の安定性を容易に確保することができる。

【 0 0 4 1 】

この時、基板の I C 実装部に設けたバンプよりも I C の端子部に設けたバンプの方を荷重に対する弾性変形領域が狭くて塑性変形領域に移行しやすいものとしておくと、高さばらつきを I C 側のバンプの塑性変形で吸収し、線膨張率の差による応力を基板側のバンプの弾性変形で吸収するという役割分担を行わせることができ、特に塑性変形で高さばらつきを吸収してしまえば、高さばらつきを實際上ゼロの状態を得られることから、上記弾性変形による応力吸収能力を各バンプにおいてほぼ均一に保つことができるものであり、従って電氣的接続の信頼性を高いレベルに維持することができる。

【 0 0 4 2 】

また、基板の I C 実装部に設けたバンプは、基板に一体成形された突部の表面に導電層を設けたものとして形成すると、基板側にバンプを別途形成する工程が不要となる上に、I C 側のバンプに対して荷重に対する弾性変形領域に明確な差を持たせることが容易となる。しかも、基板の I C 実装部に設けたバンプをその先端面に I C 側のバンプが嵌る凹部を備えたものとするれば、I C 実装時に位置決めが容易となる上に、接触面積の増大を得ることができるために、電氣的接続の

信頼性も高くすることができる。

【 0 0 4 3 】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとははんだで接合したものとすれば、金属接合による接合信頼性の向上を簡便に得ることができる。

【 0 0 4 4 】

また、はんだ接合を行うにあたり、I C の端子部に設けたバンプをはんだ製とした時には、接合工程を簡略化することができる。

【 0 0 4 5 】

I C の端子部に設けたバンプと基板の I C 実装部に設けたバンプの少なくとも表面のいずれか一方を錫または錫を含む合金で形成し、他方を金で形成して、双方のバンプを錫と金との固相拡散層で接合したものとすれば、固相拡散層の存在により、接合の信頼度を高めることができる。

【 0 0 4 6 】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを基板と I C の間に充填されて両者を接着する封止樹脂による接合力で接続したのもとしてもよく、この場合、実装工程を簡略化することができる。

【 0 0 4 7 】

さらには基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを導電ペーストで接合したものとすれば、金属接合に比して低温で接合が可能となり、I C に熱損傷を与えることがなくなる。

【 0 0 4 8 】

基板の I C 実装部に設けたバンプと I C の端子部に設けたバンプとを超音波接合してもよく、この時にはバンプ同士の金属接合を容易に得ることができる。

【 0 0 4 9 】

また、超音波接合に際して、基板の I C 実装部に設けたバンプの表面を金で形成するとともに I C の端子部に設けたバンプを金で形成すると、より確実な金属接合部を得ることができる。

【 0 0 5 0 】

そして、ＩＣ実装用の基板のＩＣ実装部に形成した導電性突起であるバンプと上記基板に表面実装するＩＣの端子部に設けた導電性突起であるバンプとを接続するにあたっては、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方のバンプ同士を接触させつつ加熱して、バンプ同士のはんだ接合と封止樹脂の硬化とを同時に行うと、フラックスを使用せずにはんだ付けが可能であるとともに電氣的接続と封止とを同一工程で行うことができる。

【 0 0 5 1 】

また、ＩＣの端子部に設けたバンプがはんだからなる場合は、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方のバンプ同士を接触させつつはんだ熔融温度以下で加熱して、封止樹脂を硬化させ、次いではんだ熔融温度まで加熱してはんだ接合を行うならば、はんだからなるバンプの塑性変形による高さばらつきの吸収状態を得た状態ではんだによる金属接合を得ることができる。

【 0 0 5 2 】

はんだ接合は真空中もしくは不活性ガス中ではんだ付けしたり、バンプ部分をプラズマ処理した後にはんだ付けを行うと、フラックスを使用せずに半田付けすることができる。

【 0 0 5 3 】

さらに、ＩＣ実装用の基板のＩＣ実装部に形成した導電性突起であるバンプと上記基板に表面実装するＩＣの端子部に設けた導電性突起であるバンプとを接続するにあたっては、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方のバンプ同士を接触させつつ加熱加圧して、封止樹脂を硬化させるとともに該封止樹脂による基板とＩＣとの接合力でバンプ同士の電氣的接続を行うようにしてもよく、この場合、ＩＣの実装工程を簡略化することができる。

【 0 0 5 4 】

そして、上記封止樹脂としてフィルム状のものをを用いたならば、封止樹脂が外部に流れて出てしまう事態が生じるのを防ぐことができ、特にフィルム状封止樹脂として異方性導電フィルムを用いれば、異方性導電フィルム内の導電性粒子によって接続信頼性を向上させることができる。

【 0 0 5 5 】

また、ＩＣ実装用の基板のＩＣ実装部に形成した導電性突起であるバンプと上記基板に表面実装するＩＣの端子部に設けた導電性突起であるバンプとを接続するにあたり、基板側に未硬化状態の封止樹脂を塗布し、その後、ＩＣを基板に載せて双方のバンプ同士を接触させつつ加熱と超音波印加とを同時に行って、封止樹脂を硬化させるとともにバンプ同士の超音波接合を行うならば、超音波による金属接合と封止とを同一工程で行うことができる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態の一例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 2】

同上の他例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 3】

同上の更に他例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 4】

同上の別の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 5】

(a) (b) (c)は夫々はんだ塗布工程の説明図である。

【図 6】

別の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 7】

さらに別の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 8】

他の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 9】

さらに他の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 1 0】

別の例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【図 1 1】

さらに別の例の断面図である。

【図 1 2】

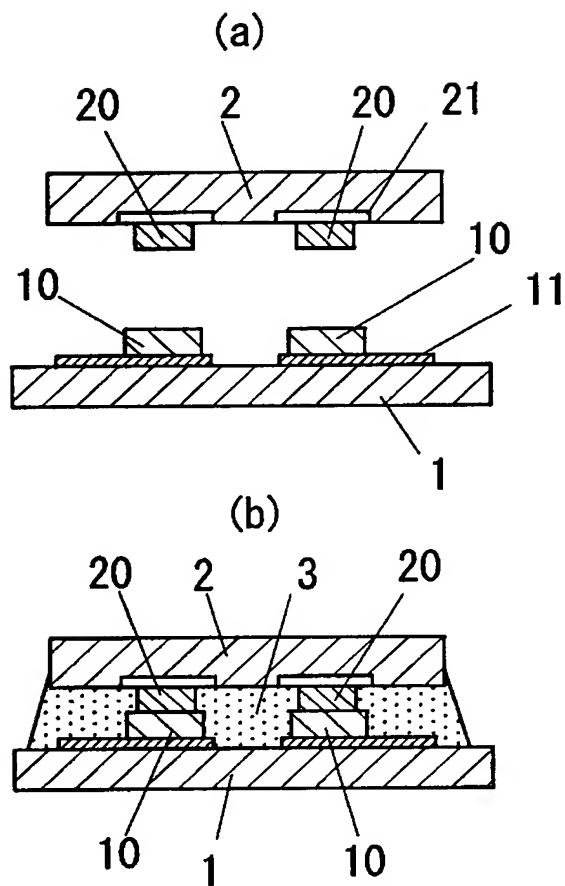
他例を示すもので、(a)は実装前の分解断面図、(b)は実装後の断面図である。

【符号の説明】

- 1 基板
- 2 IC
- 1 0 バンプ
- 2 0 バンプ

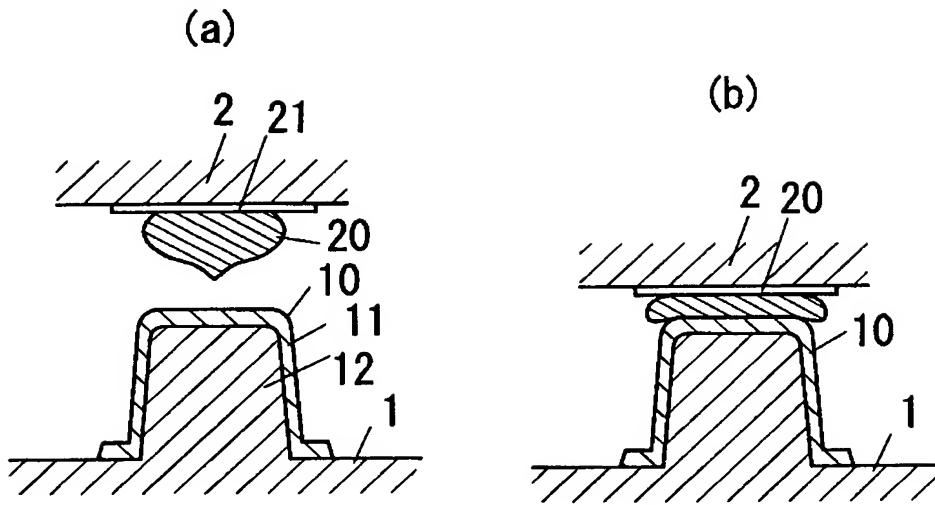
【書類名】 図面

【図 1】

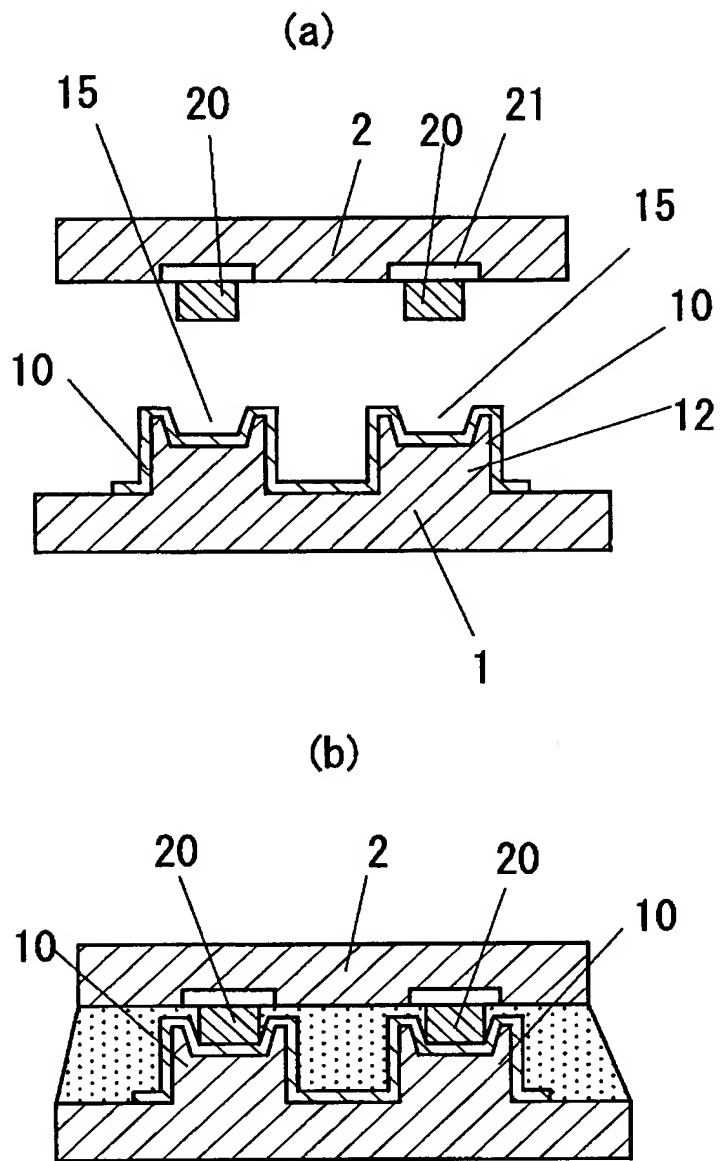


- 1 基板
- 2 IC
- 10 バンプ
- 20 バンプ

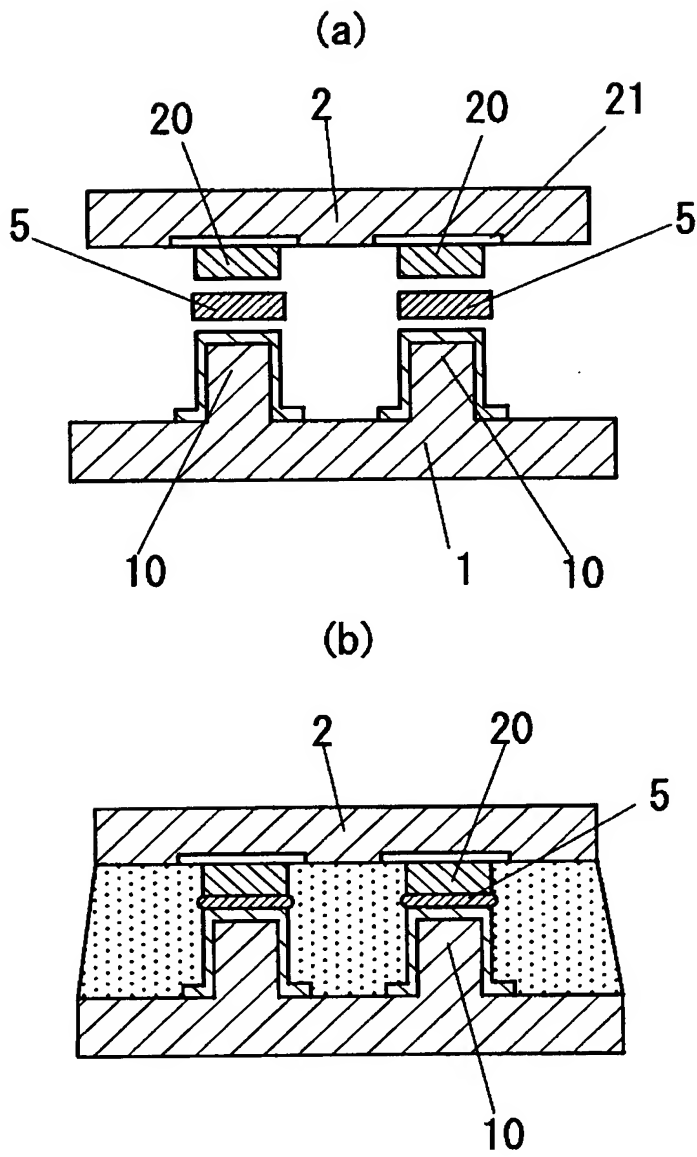
【図 2】



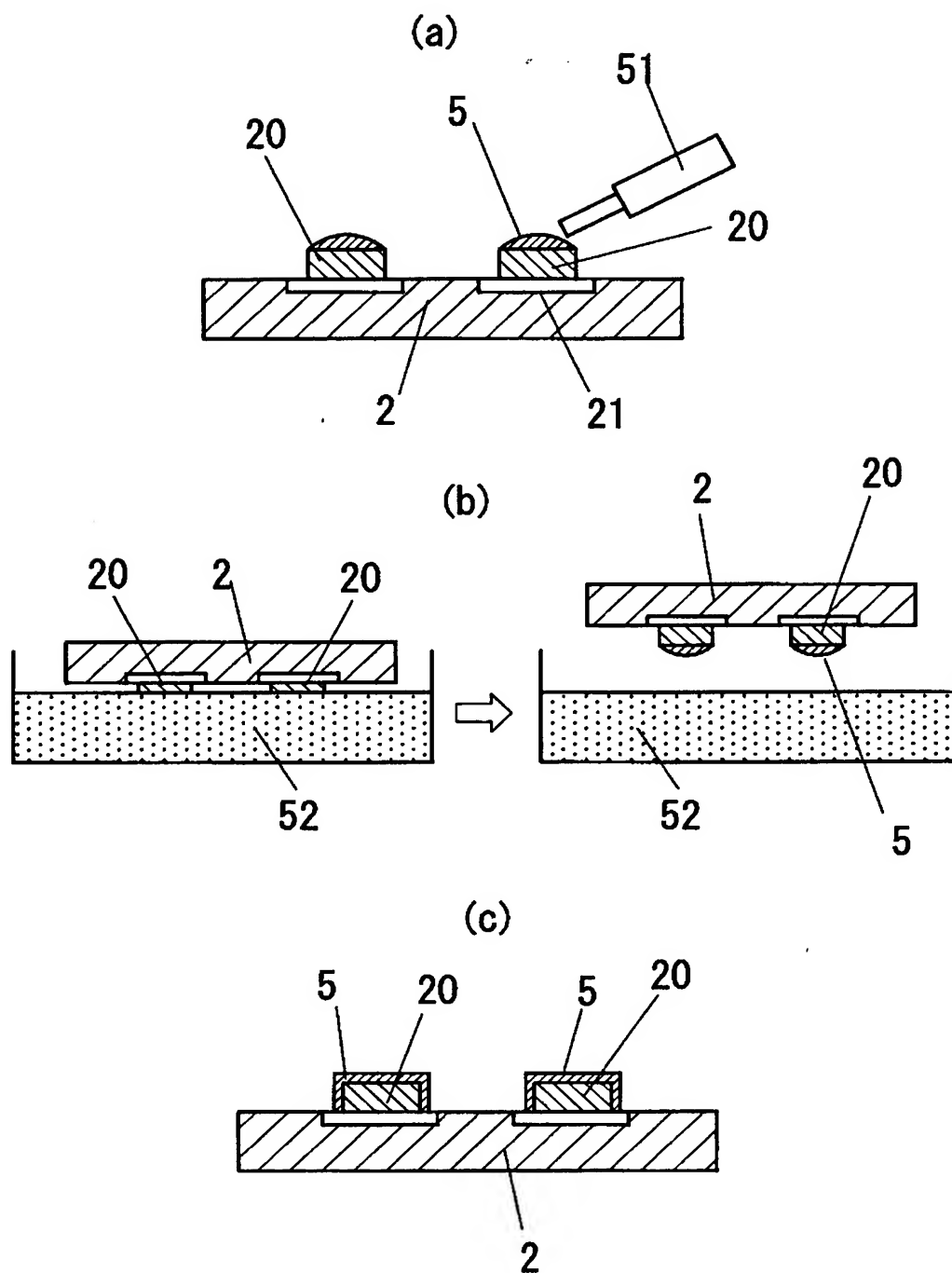
【図 3】



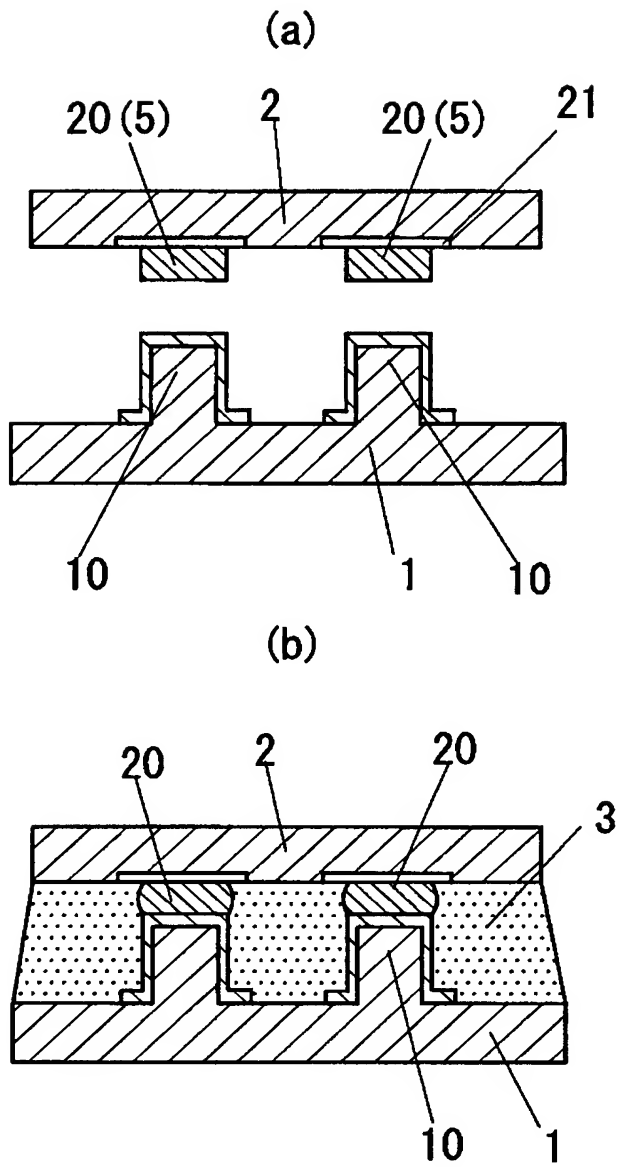
【図 4】



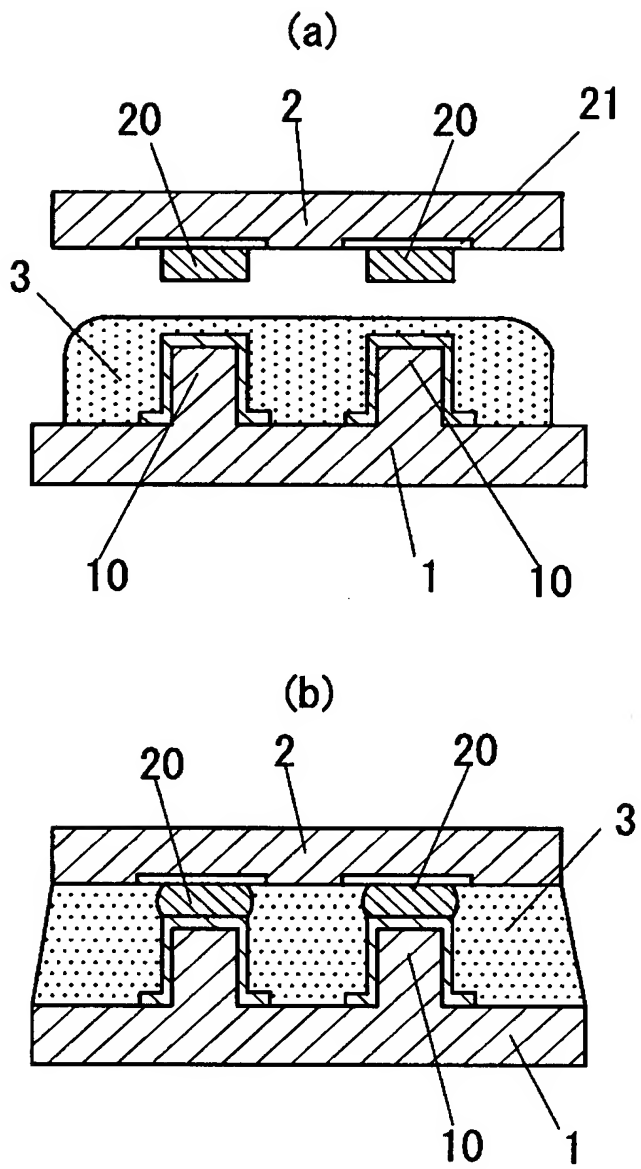
【图 5】



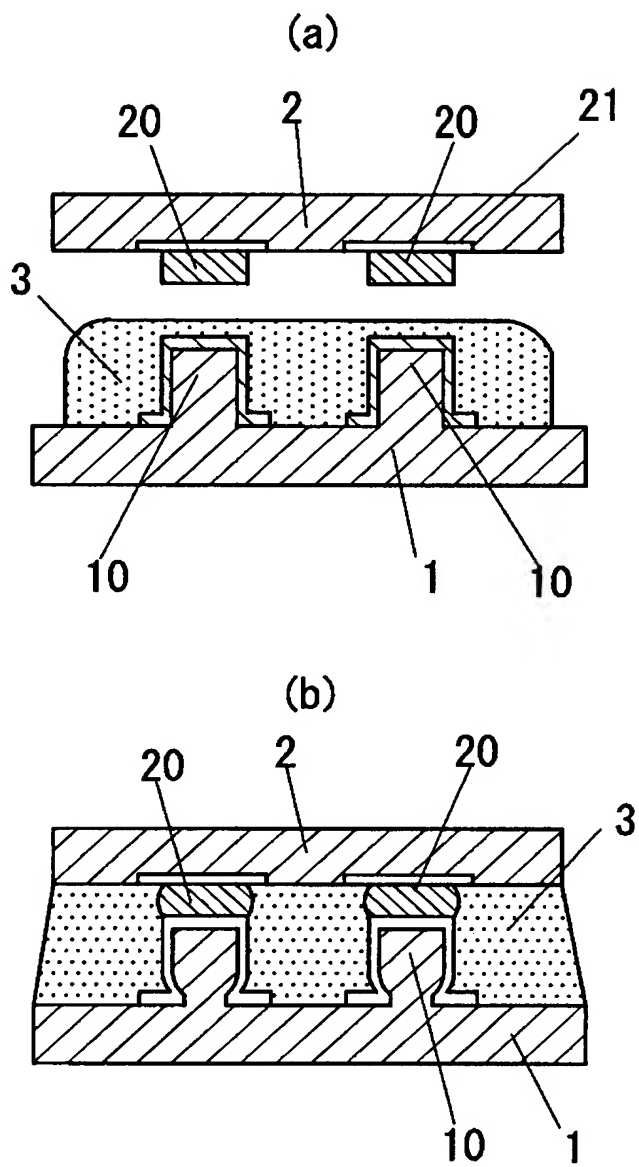
【図 6】



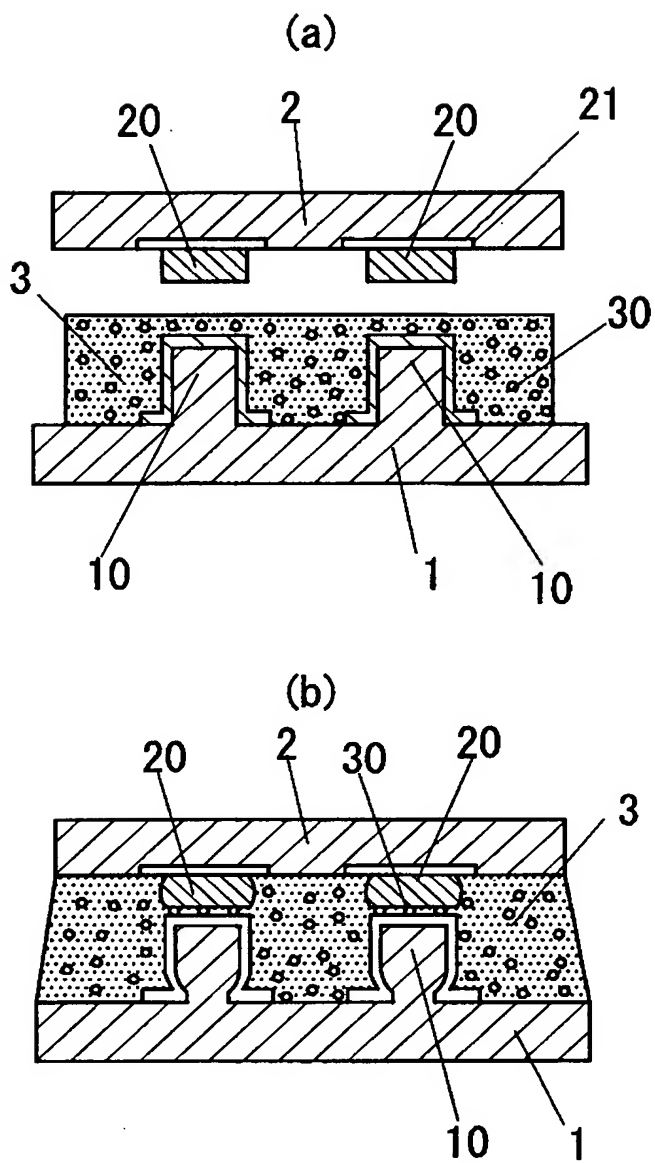
【図 7】



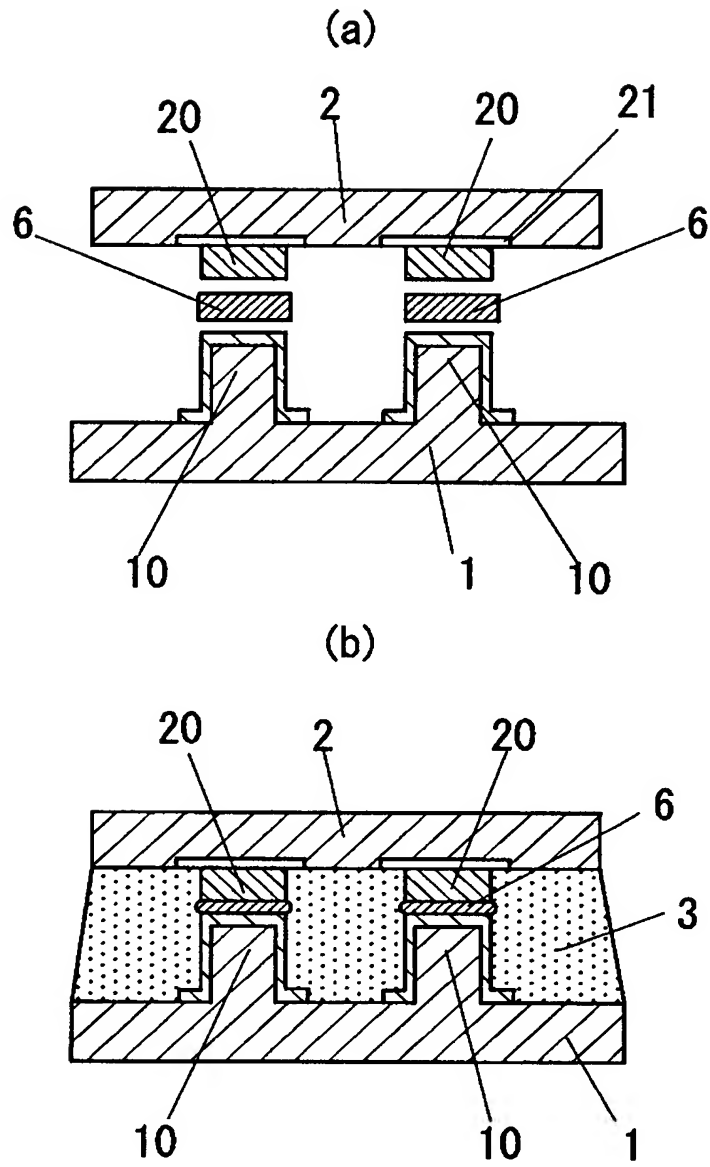
【図 8】



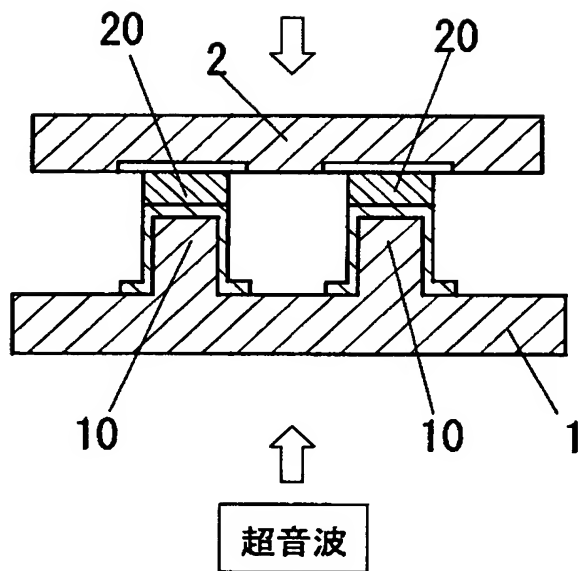
【図 9】



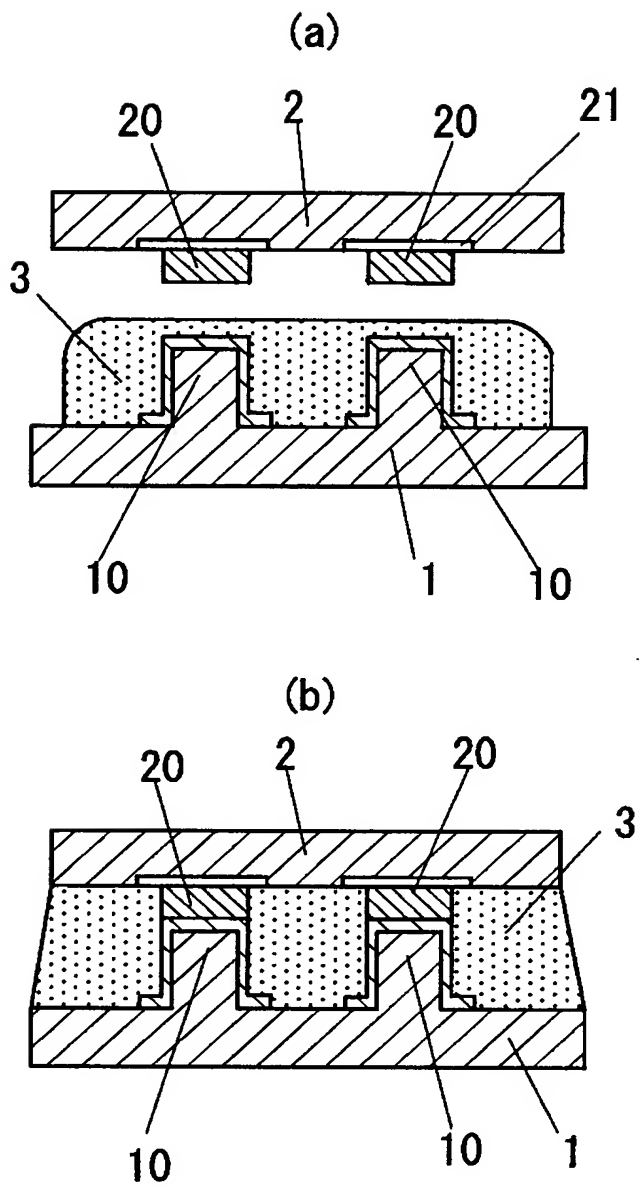
【図 1 0】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 基板と I C との電氣的接続の安定性を容易に確保する。

【解決手段】 I C 実装用の基板 1 と該基板 1 に表面実装された I C 2 とからなる I C 実装基板である。基板 1 における I C 実装部とこの I C 実装部に接続される I C 2 の端子部との双方に導電性突起であるバンプ 1 0 , 2 0 を形成してバンプ 1 0 , 2 0 同士で接続する。基板 1 表面の高さばらつきや I C 2 側の端子の高さばらつきの吸収量を多くすることができると同時に、基板 1 と I C 2 との線膨張率の差で生じるところの応力の吸収力も高くすることができる。

【選択図】 図 1

出 願 人 履 歷 情 報

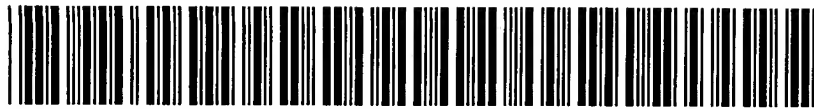
識別番号 [000005832]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1048番地

氏 名 松下電工株式会社



Creation date: 18-03-2003
Indexing Officer: YGEZAHEGN - YONATHAN GEZAHEGN
Team: CENTRALSCANPRINT
Dossier: 10026639

Legal Date: 29-11-2002

No.	Doccodes	Number of pages
1	CTNF	4
2	1449	1

Total number of pages: 5

Remarks:

Order of re-scan issued on